

内閣府・最先端研究開発支援プログラム  
フォトニクス・エレクトロニクス融合システム基盤技術開発  
中心研究者 荒川 泰彦（東京大学 教授）

## **最高伝送密度3.5Tbps/cm<sup>2</sup>のSi光配線集積回路を実現 ボード機能をワンチップに！～光電子融合に目途～**

### <1. 概要>

内閣府・最先端研究開発支援（FIRST）プログラム（注1）に基づいて光電子融合システム（注2）の実現を目指す「フォトニクス・エレクトロニクス融合システム基盤技術開発（PECST）（注3）」プロジェクトの中心研究者・荒川泰彦（東京大学教授）らは、LSIチップ間を光インターコネクタ（注4）（配線）で接続できるシリコン（Si）光配線集積回路を開発し、3.5Tbps/cm<sup>2</sup>の世界最高伝送密度（注5）を達成しました。半導体レーザ光源（LD）を含め、光変調器、受光器（PD）、光導波路の光送受信機能すべてを同一Si基板上に初めて集積して実現しました。従来の化合物半導体光デバイスによるモジュール構成と比べ、面積比で1/10以下、伝送密度で10倍以上と高密度集積・高速化を達成しています。標準CMOSプロセスの活用により、作製コストの大幅な低減も期待できます。現状のボードレベルをワンチップ化するSi光配線集積回路の実現に目処をつけたことにより、チップ間の電気配線の抱える高集積化・高速化などのボトルネックを解消し、将来のLSIが直面する諸課題の解決に貢献するものと期待されます。

PECSTプロジェクトの本研究成果は、9月18日からスイス・ジュネーブで開催の「ECOC 2011（欧州光通信国際会議）」で発表する予定です。本発表は注目発表論文の一つとして同国際会議のウェブ（注6）で紹介されています。

### <2. 研究の背景>

ユビキタス社会の進展や高精細映像等の普及に伴い、データセンタやネットワークで扱われる情報量は、今後も飛躍的に増大すると予測されています。しかし、それら情報処理を担うLSIは従来技術の延長線では、情報の処理・伝送能力の進歩が、情報量の増大に追従できなくなる課題が顕在化しつつあります。例えば、今後のLSIチップのトレンドをみると、チップ内部の集積度・処理速度は、微細化に対応し

て当分、進展する見通しですが、現状の電気信号による入出力インターフェースは帯域幅・集積度・消費電力・排熱能力等の点で2020年頃までに限界に達すると予測されており、これまでの発展とは不連続性を有する、チップ間配線技術の出現が待たれています。

光配線技術は光信号の広帯域性・低相互干渉性・低消費電力性などの優位性により、上記チップ間配線への適用が期待されていますが、これまでは化合物半導体光デバイスによる個別光モジュールが中心のため、チップ間配線に適用するためには大幅な小型化・高密度化・低コスト化が求められていました。

### <3. 研究のポイントと成果>

このたび開発した Si 光配線集積回路は、アレイ LD、Si 光変調器アレイ、ゲルマニウム PD アレイを同一 Si 基板上に各 13 チャンネル (Ch) 集積し、それらの間を Si 光導波路アレイで接続したものです。この Si 光配線集積回路上に複数の LSI ベアチップをフリップチップ実装することにより、LD 光源から供給された光パワーは、一方の LSI の出力電気信号で駆動された光変調器で光信号に変換され、光導波路を伝搬した後に PD で再び電気信号に変換され、他方の LSI の入力電気信号となり、LSI チップ間の光配線が実現できます。今回の伝送密度性能の達成により、現状のボードレベルのサイズを 1 チップレベルにコンパクト化する目処を得ました。

#### 1. 技術のポイント

- ・チップ間光配線に必要な全ての構成要素を同一シリコン基板上に集積するために、各構成要素の構造を最適化
- ・LDアレイとSi光導波路アレイとの位置合わせの高精度化を図り、各Si光導波路に均一な光パワーを結合

#### 2. 得られた成果

- ・5mm x 4.5mmのSi基板上にLD含め13chの光配線機能を1ch当たり0.144mm<sup>2</sup>の小面積で実現
- ・1ch当たり5Gbpsの高速伝送と10<sup>-12</sup>以下の実用性十分な符号誤り率を達成
- ・チップ間配線性能の目安である伝送密度が3.5Tbps/cm<sup>2</sup>と世界最高を達成  
(この伝送密度は、例えば1cm<sup>2</sup>角程度の典型的なCPUベアチップに対して、毎秒DVD約100枚分のデータを入出力することができる性能です。)

### <4. 今後の展開>

世界最高性能の伝送密度が得られ、チップ間光配線技術の確立に目処をつけたことから、今後、シリコンフォトニクスなどの革新的要素技術の開発も合わせて、さらなる高密度・高集積化を図り、平成25年度には10Tbps/cm<sup>2</sup>規模の超高伝送密度を達成します。将来的にはオンチップデータセンタまで見通せる大容量・高密度光電子融合システムのプロトタイプ実現を目指していきます。

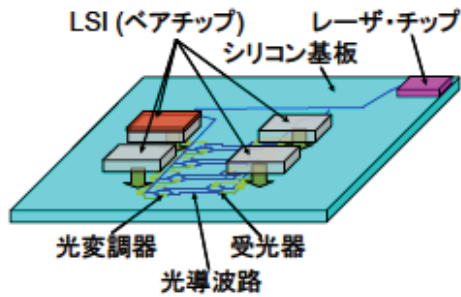


図1 Si光配線集積回路上にベアチップ実装した光電子融合システムの概念図

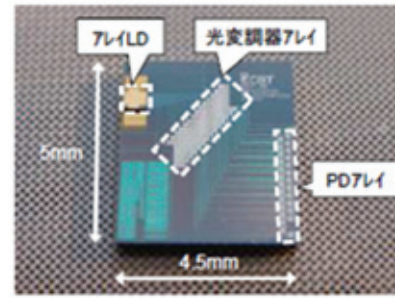


図2 開発したチップ間Si光配線集積回路

<注釈>

(注1) :内閣府が制度設計した3-5年で世界トップを目指した先端的研究推進の研究支援プログラム。

<http://www.jsps.go.jp/j-first/>

(注2) :シリコンフォトニクス技術をベースに、光源・光変調器・受光器・光導波路等の光回路とLSIベアチップ等の電子回路を同一のシリコン基板上に集積したシステム。

(注3) :FIRSTに基づき、荒川泰彦教授が中心研究者として提案し選定されたプロジェクト。企業群が集結した光電子融合基盤技術研究所 (PETRA)、東京大学を中心とした大学群、および産業技術総合研究所 (AIST) の3者による産学官連携で、光電子融合技術の研究開発を推進している。この産学官連携体をフォトニクス・エレクトロニクス融合システム基盤技術開発機構 (Institute for Photonics-Electronics Convergence System Technology=PECST) と称している。

<http://www.pecst.org/index.html>

(注4) :チップ内、チップ間、ボード間、装置間等の近距離相互接続に光通信を用いる技術。チップ間入出力インターフェースの高密度化と高速化が現在の大きな課題になっている。

(注5) :単位面積当たりの配線の伝送容量。配線の高密度集積・高速伝送性能の目安となる。

(注6) :「ECOC2011」のウェブサイト

[http://www.ecoc2011.org/Welcome/ECOC\\_Conference\\_preview.aspx](http://www.ecoc2011.org/Welcome/ECOC_Conference_preview.aspx)

【本研究に関するお問い合わせ先】

フォトニクス・エレクトロニクス融合システム基盤技術開発機構 (PECST)

中心研究者: 荒川 泰彦 (東京大学 生産技術研究所 教授)

Tel:03-5452-6245 Mail:arakawa@iis.u-tokyo.ac.jp